

1. はじめに

古い受信機では周波数変動があります。
 そこで安定に受信するために、自動周波数制御(AFC)を付けようと考えました。何しろジェネカバなので周波数範囲が広くこのあたりをどうするかが問題です。
 案ずるよりも何とやら・・・ ということで先ずは作ってみました。

2. 現状と目標

7MHzあたりのSSBでの交信を聞いていますと、局発の周波数変動の影響で音調が変化してゆきます。SSBといえども少しの音調の変化では話の内容がすぐに分らなくなるわけではありません。±100Hz位まででしたらまあ内容は損ねませんが、この程度変化すると聞いていて面白くありません。従ってどうしても5分か10分ごとに同調を取り直さないと快適とはいえません。その間も音調が変化し続けます。

AFCの目標としては、ある程度ウォームアップした後(電源onから15分後?)、ロックをかけて30分間位はダイヤルに手を触れなくてもSSBなどが同一音調で受信できるようにしたいと思います。

3. どんなふうにするか

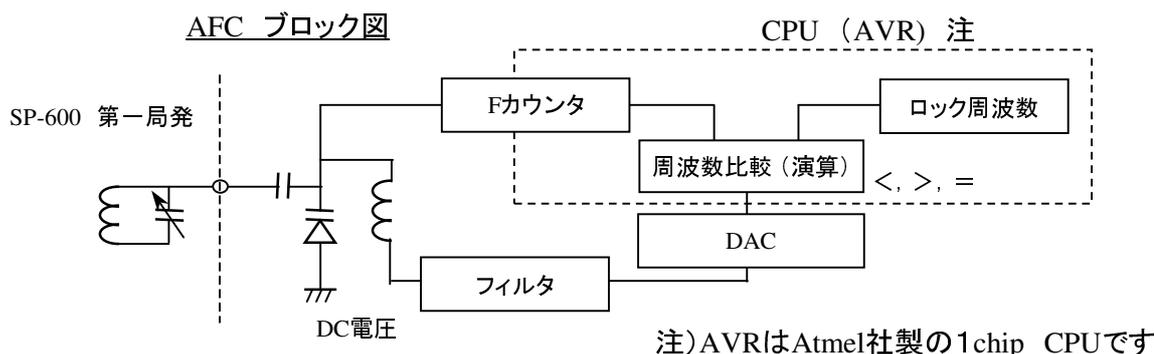
スーパーヘテロダイン(最近あまりこの言葉も聞きませんね)ですので、発振器があります。受信周波数を一定に保つためには、すべての発振器の周波数の変動を可能な限り小さくしたい。本機はSSBアダプタ付きの時、第一局発(可変LC発振器)、第二局発(水晶発振器)、BFO(水晶発振器)があって受信周波数によって異なる動作をしますが、一番不安定な発振器は第一局発です。従って、これを安定化することを考えます。

AFC自体は以前からいろいろな方法があります。1chipCPUなどを使って実際に古いLCタイプのVFOに付加して好成績を挙げた例がいくつもあります。せっかくだが1 chipCPUを使うことを少し覚えなかったので、この方法で実現してみます。

4. AFCの動作

AFCは発振器の周波数を一定に保つためのひとつの方法です。ネガティブフィードバックを使います。発振器の周波数を周波数カウンタ(Fカウンタ)でカウントし、次のような動作をさせれば周波数が一定になります。

- ①第一局発の周波数をカウントする。(局発周波数)
- ②ロック周波数と比較して、高いか、低いか、同じかを判断する。
- ③可変容量ダイオード(Varicap)に与えるDC電圧を、前記2つの周波数が同じになる極性で印加する。
- ④①～③を繰り返す。



5. 調査

私の所有するSP-600（本機といいます）の動作状態を調査しておかなければなりません。回路や定数を決めるための基礎となるデータです。

あくまでも本機に対する値で、同じ機種でも他の個体はどのようなものであるかは解りません。

なおBand1(540kHz～1350kHz) およびBand6(29.7MHz～54.0MHz)はAFCを使用しないので測定対象外とします。

測定ポイントは次の場所です。

本機には最初から第一局発に端子があります。-JXタイプの固定周波数発振器との接続用の端子です。この端子に対してVaricapをつけたり、Fカウンタの信号の取り出しを行います。

写真および回路図(後出)に示します。

5.1 発振電圧

Fカウンタの入力レベルを決めるために、局発の発振電圧を測定します。測定の影響を少なくするため端子から2pFと200pFで分割し、オシロスコープで波形を観測しました。それから計算して値を求めました。

- ・Band5の上端で約15Vpp、
- ・それ以下のBandでは>15Vpp

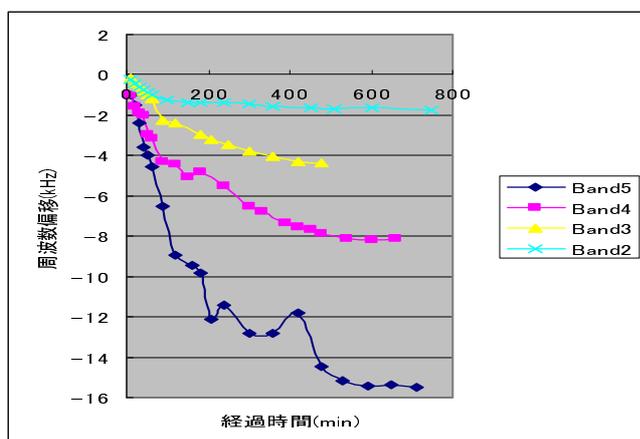
5.2 周波数変動

電源onからの周波数変動を測定します。バンドの上下端の変動を測定します。後出のFカウンタを使用して測定しました。

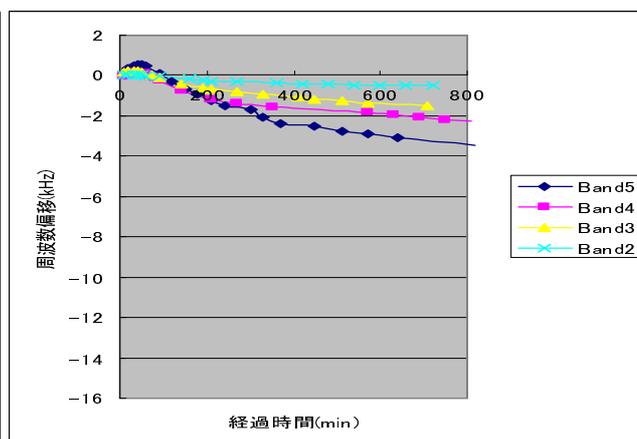
AFCをセットした場合、どの程度の変動まで補正できるかの目安を知ります。

(発振器のヒーター電圧は、6.3Vのままです。実際のヒーターピンでは5.5V位)

Band上端



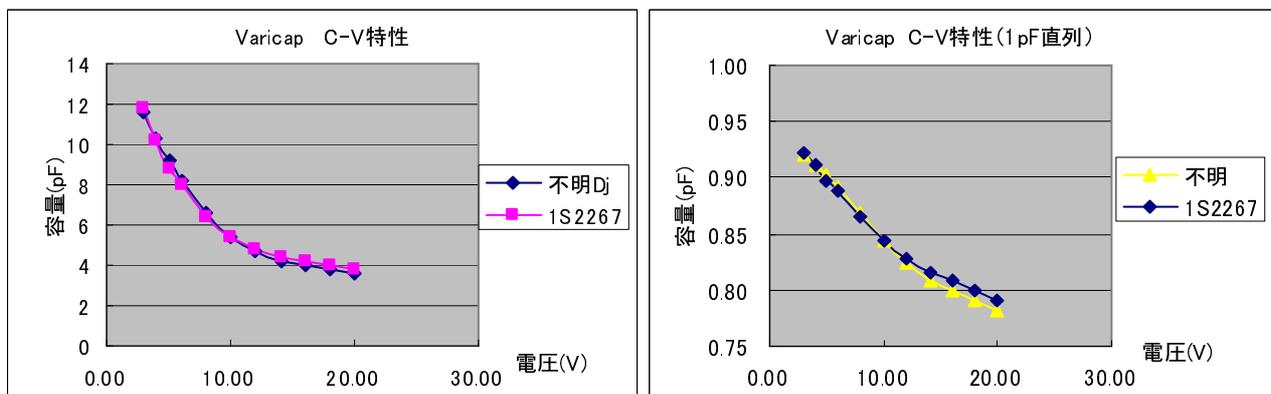
Band下端



Band	周波数(MHz)
1	0.54 - 1.35
2	1.35 - 3.45
3	3.45 - 7.4
4	7.4 - 14.8
5	14.8 - 29.7
6	29.7 - 54

5.3 可変容量ダイオード (Varicap) の容量変化

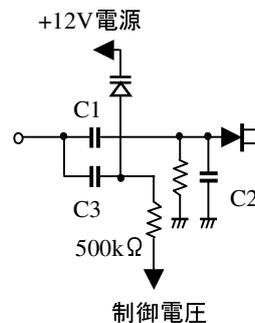
手持ちのVaricapを使っています。部品名は不明です。最近作ったLCメータでC-V特性を測定しました。この程度のVaricapは各種あると思います。また、Varicapの電圧-容量の変化は直列にコンデンサを接続して使用しますと、比較的直線に近くなります。実際に1pFを直列に接続して使用します。それにしても合成容量は小さいです。1S2267は後から入手して測定しました。使用可能と思います。



5.4 容量変化による周波数変化

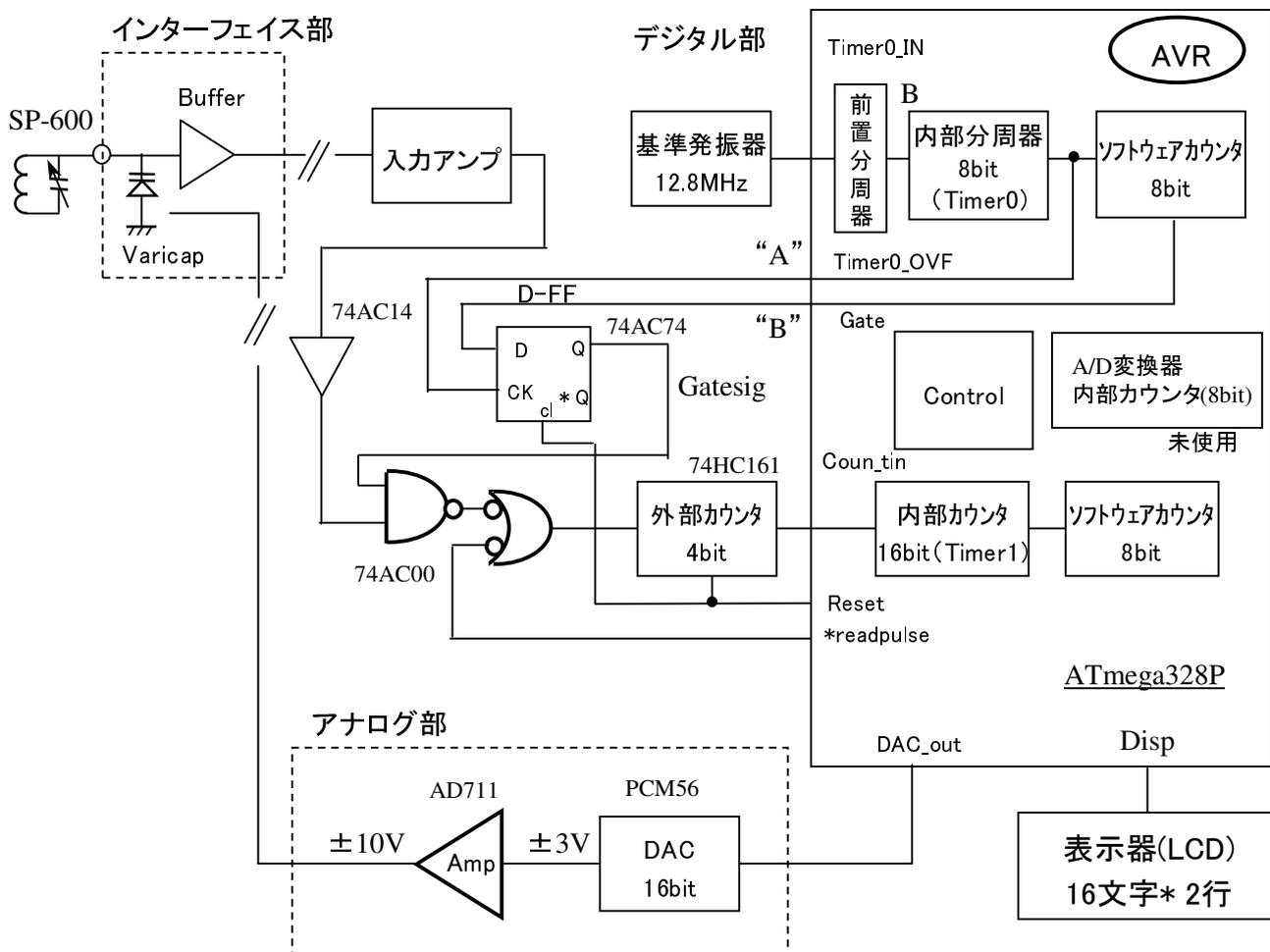
コントロール電圧をVaricapに印加して周波数を可変しますが、その周波数の変化を測定します。実際に本体に接続しDACから制御電圧を出力します。周波数は受信周波数に変換してあります。Varicapにかかる電圧は、電源が+11.8Vなので1.5Vから22.1Vです。

Band	Band freq. (MHz)	band下端		変化 (kHz)	band上端		変化 (kHz)
		10.3V (kHz)	-10.3V (kHz)		10.3V (kHz)	-10.3V (kHz)	
		最終 C1=0.5pF C2=47pF C3=1pF 2/14					
1	0.54-1.35	556.65	556.77	0.12	1306.9	1308.56	1.66
2	1.35-3.45	1398.04	1398.35	0.31	3346.81	3351.34	4.53
3	3.45-7.4	3542.56	3543.26	0.7	7219.9	7227.02	7.12
4	7.4-14.8	7631.03	7631.73	0.7	14582.53	14583.55	1.02
5	14.8-29.7	15288.17	15289.85	1.68	29267.59	29269.88	2.29
6	29.7-54	-	-	-	-	-	-



6. ブロック図

次のようなブロックになりました。
基本的に周波数カウンタ(Fカウンタ)とDAコンバータ(DAC)です。



6.1 デジタル部

1) AVR (1chip CPU) を使用した、周波数カウンタ(Fカウンタ) / コントローラです。

このCPUのおもな機能は次のようです。(まだありますが詳細は省略)

- ・8bitタイマ/カウンタ*2本、16bitタイマ/カウンタ*1本、10bit 8ch(切替)A/Dコンバータ
- ・USART、アナログコンパレータ、ウォッチドッグタイマ、割り込み
- ・32kbyte フラッシュメモリ(プログラム用)、1kbyteEEPROM、2kbyteSRAM

2) Fカウンタとしたときに最大入力周波数は45MHzです。

Timer1 の外部入力clockで同期がとられているので、最大入力周波数はclkI/O の1/2 以下にしないといけません。 clkI/Oは今回は12.8MHzです。

従ってTimer1の最大入力周波数は少し余裕を持って1/3とすると約4MHz となりますので、それ以上の周波数を計数するためには外付けカウンタを追加します。

1/16のカウンタ(4bit)を付けると、4MHz*16=64MHzまで可能なのですが、74HC161の場合はICの性能のためだと思われますが45MHz程度が上限でした。

3) ゲートタイムは20ms の整数倍で設定できますので、一応10Hz の分解能を得るために200msとしています。必要に応じてプログラムで変えることができます。

- 4)ハード的に基準発振器と同期が取れるような構造にします。ソフトウェア制御のカウンタを作っていますがソフトウェアの遅延などが測定値に影響を与えないようにしてあります。
- a)高精度水晶発振器の出力は前置分周器、Timer0 で分周されます。その出力は外部に取り出されますが(上図“A”)、CPU の出力部で水晶発振器の周波数に内部で同期が取られています。プログラムで作った(あまり精度の良くない)Gate信号は、D-FFで“A”と同期をとっていますので、最終的に精度が必要なGatesig はほぼ水晶発振器の精度に準じます。
- b)ここで精度を下げる原因は、CPU内部でのクロックのジッタです。これは定義されていませんが、どうしても気になる場合は、“A”の信号を水晶発振の出力でもういちど同期を取ればOKです。
- 5)ゲートタイムの作り方は、後出の付. に記しました。

6. 2 アナログ部

ほとんどの部分がデジタルで動作していますが、一部アナログ動作が必要になります。

- ・ カウントした周波数誤差をVaricap の制御電圧に変換する部分。
- ・ 本機のVaricapによる周波数制御およびその周波数を測定するインターフェイス。

これらについて考えます。

6. 2. 1 制御電圧発生部

Fカウンタで計測した数値を計算して誤差の値を求め、それをキャンセルするようにVaricap に電圧を印加して、誤差を最小にします。

当初AVR内蔵の8bitのPWM型DACでテストしました。その結果、8bitでは分解能が不足であることが判明しました。いくつかの周波数に関してロックをかけて周波数表示を見ていると数十Hz程度ふらついたり、場合によっては周波数が上下して止まりません(発振です)。

次にゲインをおよそ1/10にしてテストするとどうやら±10Hz程度に収まる様です。

従って実際には12bit程度の分解能が必要なことが解りました。

動作デレイも考慮しないといけないのですが、先ずこれで進むことにします。

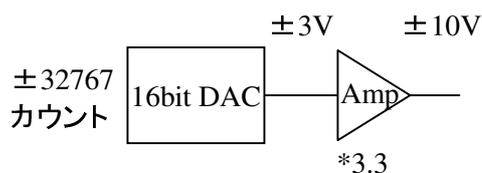
このあたりはいろいろ試行錯誤ありました。経過省略します。

実際には16bitのデジタル・アナログ変換器(DAC)が手持ちにありましたので、これを使う事にしました。PCM56というパーブラウンの16bitDACです。出力電圧が±3Vなので±10Vになるように増幅します。また、全体の関係は図のようになります。

AmpはAD711というOp-Ampを使っています。ジャンク箱出身です。

どんなop-ampでもOKだと思いますが、ローノイズタイプのほうが良い様な気がします。

確かめたわけではありません。



最大制御感度 7MHz付近 0.346kHz / V

1カウント => 314uV

3181カウント => 1V

1V => 346Hz

これから1カウント当たり 0.12Hz @ 7MHz

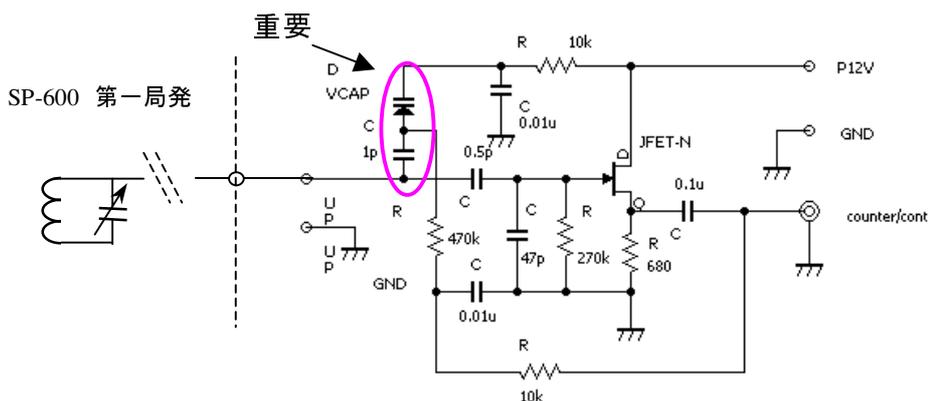
6.3 本体とのインターフェイス

前述の測定に使った局発の端子を利用します。

数pFを接続しますと局発周波数が変化しますので利用できそうです。最適かどうかはわかりませんが他に方法がなさそうです。シールドケースになっているユニットなのでこれ以外の接続方法を考えると、大掛かりになりそうです。

その端子にVaricapを接続して周波数を可変し、また周波数カウンタ(Fカウンタ)の信号をそこから取り出します。

制御電圧をFカウンタの信号と重畳させてあります。接続ケーブルを減らすためです。



1) Fカウンタの入力

なるべく発振器に影響を与えずに信号を取り出す必要があります。

入力アッテネータ + FETバッファの組み合わせで、FETバッファはソースフォロワでゲインはおおよそ1弱です。アダプタのFカウンタの感度は約64mVpp / 35MHz であることが分っています。また以前の調査から発振電圧が約15Vpp以上なので、アッテネート比は15V/64mV=234。6dBほどのマージンを見積って1/100位にすれば十分としました。

アッテネータの入力側のコンデンサは、発振器に対する影響を少なくするために小さい程よいのですがあまり微妙でも困るので、0.5pFを使用し47pFとで分割してあります。機械によっては要調整です。FETは高周波用のものでしたら何でも良いと思います。

2) 周波数補正

可変容量ダイオード(Varicap)で周波数を変化させますが、実際に上記の回路を本機にとりつけて制御電圧を可変した所、受信バンドによってVaricapの効果が大きく違います。

実際には図の丸で囲った部分が重要で、特にコンデンサの値が微妙です。

本機では1pFにしました。AFC全体で一番微妙な所です。場合によってはトリマコンデンサを使用した方が良くかもしれません。(1pFあたりを安定に調整できるようなトリマ…ジョハンソンのエアトリマ?あるいは直列にセラミックトリマ?いずれにしてもちょっと面倒)

こういうことはいやなのですが、本体に手を加えないということが前提なのでしかたありません。

なるべくVaricapに印加する電圧範囲を大きくしたかったので、電源電圧を有効に使えるように+12Vをカソードに接続します。そして制御電圧を±10Vにすることによって、Varicapの印加電圧が2V~22Vとなります。

さらに今までのデータから周波数が下がることがほとんどなので、下がるのを補正する範囲を広くする為ロック時のスタート電圧を+6V程度になるようにしてあります。

7. 制御

7.1 全体のコントロールの様子

どの様に動作させるかを考えます。(操作仕様です)

- ①電源on 時ではAFCモードはoff で、フィードバックはかかっておらず、周波数表示は受信周波数を表示しています。SSBやCWであればモードによって本来キャリアのある周波数を表示します。
- ②Lock SW を押すとその時点で受信している周波数が記憶されて(ロック周波数といいます)、それを基準にフィードバックをかけて、受信周波数を安定させます。
- ③フィードバックがかかっている状態でも発振器の発振周波数は変動していて、それをVaricap で補正しているだけなので補正範囲を逸脱すればもはや補正不能となって、その時点から受信周波数は変動して行きます。
- ④補正不能になるのは制御電圧が変化できなくなった時、すなわち±10V程度です。
- ⑤この時点で同調ダイヤルを操作して受信周波数を動かし、また制御範囲に入ればすでに記憶してあるロック周波数にロックして補正動作を続けます。
- ⑥モードSW を切り替えた場合には受信周波数が変わるので、AFCはoff になります。このとき周波数が増える場合があります。
- ⑦AFC が動作中にLock SW を押すと、AFCモードがoff となります。受信周波数が同調ダイヤルで決まる周波数に戻るため、周波数が増える場合があります。
- ⑧現在制御範囲のどのあたりにあるかをモニターできるように、メータをつけて制御電圧を表示しています。メータを見て範囲ぎりぎりになったら同調ダイヤルを回して、針を右端あたりになる様にすれば、しばらくの間また周波数はロックされます。

これらはAVRのプログラム仕様になります。これに従ってプログラムを組みます。

7.2 AFCとしての動作

AFCとして動作させる部分は次のように行います。(これもプログラムです)

- ①200ms ゲートで周波数を測定 (カウント数*5が実際の周波数)。
- ②周波数を10Hz の桁までLCDに表示する。カウント数/2が10Hz までの桁表示となります。表示は、BFOなどの周波数と計算して実際の受信周波数を表示するようにしてあります。
- ③ロックSW が押されたら、測定周波数値をロック周波数に設定。AFC on にします。
- ④AFC off ならば①に戻ります。
- ⑤ロック周波数を計算 - カウント数 => 誤差。
- ⑥DAC設定値 = 誤差 * 係数 (係数: 1カウントあたりの周波数変化。これ重要)
- ⑦ハードとの極性を考慮して、ネガティブフィードバックになるように数値をDAC に設定します。
- ⑧ ②に戻ります。

その他、Power on 時のイニシャル処理、SW のチャタリングの処理、AFC の解除条件受信周波数によるハードの設定変更、などがプログラムに組み込まれます。

なお、プログラムは AVR用ベーシックコンパイラ(BASCOM-AVR)お試し版を使用しました。

8. チェックと調整

8.1 ロック範囲の確認

ロック範囲の確認をしないといけません。数値は本機の場合です。

1) 使用するバンドの上下端について、DACの出力の±最大電圧の周波数範囲を記録します。

これが周波数補正可能範囲なので、これ以上の周波数変動は補正できません。

プログラムにて±最大電圧を調整用として発生できるようにしてあります。

本機の結果は5.4項の通りです。

2) この補正可能範囲が適当でない場合は、Varicapに直列に入れてあるコンデンサの値を変更します。

かなりクリティカルで、私の場合は1pFではすこし少なく、2pFでは多すぎとなりました。

一例 1pF: 6.52kHz => 2pF: 19.82kHz (3V-19.8V、7MHz付近)

8.2 系の安定性の確認

8.1項の確認時、次のようにして系の安定性も調べておきます。

安定でないとノイズが入ったら元にもどらなくなったりしますので、必ず確認し、収束するように定数を決めておかないといけません。

近くで蛍光灯をon/offしたら、電源を切ってロックしなおさないようだとちょっと面倒ですので。

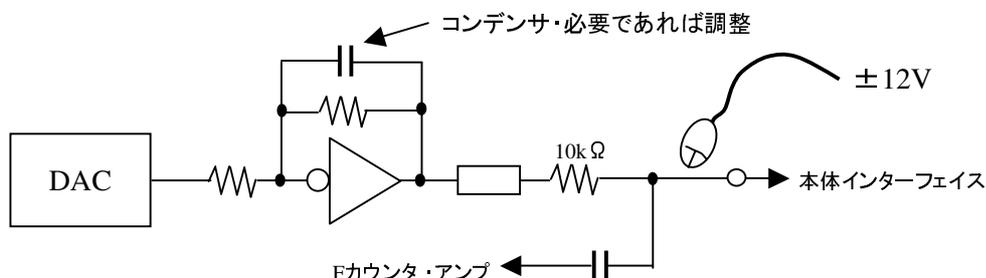
1) ロックさせた状態で下図のポイントをクリックなどで数十秒+12Vに接続して、その後離します。

もとのロックした周波数に戻ることを確認します。場合によっては数十秒かかることがあります。

また同様に-12Vに接続して確認します。ポイントを間違えると半導体をこわす可能性があります。

2) ロック状態では問題ないように見えても、このチェックを行ったときにもとのロック状態に戻らないことがあります。周波数が安定しなかったり、飽和してしまったらNGです。

3) うまくもとに戻らない場合は、プログラムの補正係数を変更したり、LPFの時定数(コンデンサ)を変更します。



8.3 トラッキング再調整

局発に余分な回路が付いたので、ダイヤル目盛りと実際の受信周波数がずれています。

局発だけがずれた状態なので、局発のトリマコンデンサを調整しなおすだけで終了です。

・電源を投入して機械がウォームアップした後、ロックさせない状態で各バンドの上端でダイヤル目盛りとカウンタの表示周波数が一致するように、局発のトリマコンデンサを調整します。

本機の場合はバンド3(3.45~7.4MHz)が一番ずれが大きく、およそ100kHzくらいずれていました。

すなわち、目盛りが7200kHzで、カウンタの表示が7100kHzでした。

9. 結果

9.1 総評

1)じわじわの周波数変動は抑えることができます。

目標として“アマチュアバンドで電源on後15分~20分程度のウォームアップ時間を経過し、一度同調を取り直しますと、(ロックに余裕がある方向に同調ダイヤルを設置しなおす)30分以上ロックしてSSBを受信できる”としました。結果として28MHz以外のアマチュアバンドで目標を達成しました。当然ながら、電源on時の周囲温度や筐体の状況(箱に入っていると、寝かせてあるとか)によっても状況は変化するはずです。

2)28MHzあたりは時間あたりの周波数変動が大きく、1)の目標スペックを満足しませんでした。15分に1回の同調取り直し程度です。時間が経過すれば周波数変動は小さくなるので、同調を取り直す間隔は長くなります。これを修正するには3)項のコンデンサを再度調整する必要があります。

今回はこのままにします。

補正の範囲は受信バンドによって、またバンドの上端下端によって違います。Varicapの制御範囲を測定しましたが、それに近い範囲になります。(5.4項)

3)Varicapに直列に入れたコンデンサが重要ではありますが、そうはいつでも実際に運用するとするとまあ、ダイヤルに触る回数が若干変わるだけで、例えば20分に1回修正するか、それが40分になるかそんなイメージです。音調がじわじわ変わってゆく事は無くなるのでその点は快適です。

1時間のラグチュウに補正が2回か1回かということで、手持ち無沙汰になればダイヤルに触ったりしますので、現実的には私にとってはそんなに大きな問題では無いように思います。

4)特にバリコンの抜けた(容量の小さい)ほうの周波数において、局発に不安定さがあるようです。

(本機だけ??)ロックをかけなくても発生します。当然ロックをかけても除去できません。

これを修正するのは現在ちょっと大変な感じがします。不安定さというのは、

- ・じっとカウンタの表示を見ていると不規則に最終桁(10Hz)が3カウント位まで変わることがある。

- ・低い周波数のビートを聞いていると、たまにあれっずれた、ということがある。

会話などを聞いている場合はほとんど分らない。

こんな程度です。

5)これもバリコンの抜けたほうの周波数ですが、スタンバイや極度のAVCの電圧変化による、周波数の変動があります。電源の電圧変動などで発生すると思われます。

最大50Hz程度ですが5)のロック時間の長いことと相まって、数秒間周波数表示が変化します。

これも設計の時代を考えれば無理もないことかもしれません。Okとします。

6)本体との接続は細いラッピング線で接続してありますが、ここをミノムシクリップなど(長さ5cmくらい)で繋ぐと浮遊容量が増して、一番変化が大きい7MHzでは100kHz以上の周波数のシフトが発生しました。ジェネカバラジオはいろいろクリチカルな所があります。

7)擾乱或いはダイヤルの修正の後の、ロックまでの時間は長いです。10秒~30秒くらいです。

ある程度はプログラムによって改善できる可能性はあります。

8)ロックしている時は使っているTCXOの精度になりますが、バンド3(>7.4MHz)より高い受信周波数ではダブルスーパーになって、本体内蔵の3.5MHzの水晶発振器の精度が加わります。

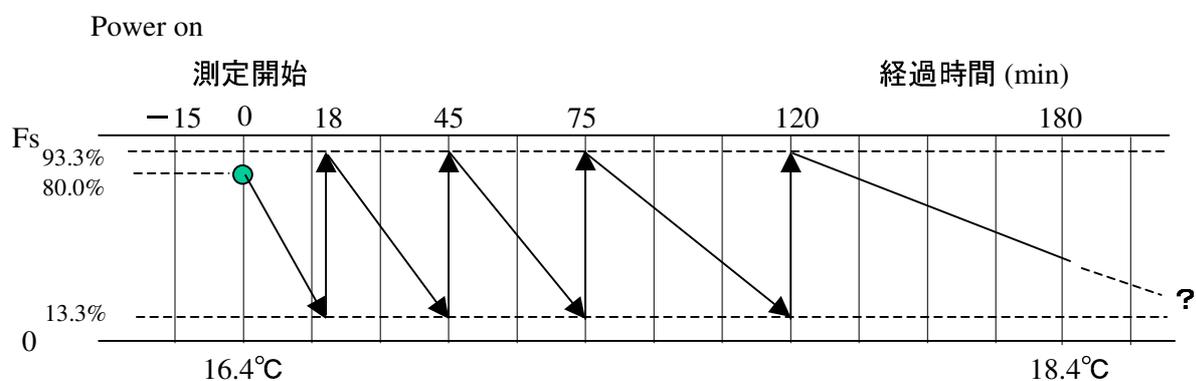
この発振器の精度は測定していませんが、作られた時代から考えてそんなに良いものではないと思われる。

9.2 問題点

29MHz以上あたり(Band5のバリコンの抜けたほう)でロック時に不安定さがあります。ロックボタンでロックした時に周波数がずれます。ロジックの動作が、クリチカルなこの辺の周波数に対して影響しているようです。他の周波数では問題ないので今の所そのままです。ちょっと重大な問題ではありますので、いずれ時間があるときに見たいと考えます。

9.3 参考データ

28.5MHz のデータを、参考のために取得してみました。
この周波数あたりが一番周波数変動が大きいので試しました。
・Power on後、15分経過した時から測定をスタートしました。
・メータがFSの13.3%に達した時に同調ダイヤルをまわして、93.3%になるようにします。
これを繰り返します。
温度、真空管、バンド、バンドの上下端によって特性が大きく変わりますので、このデータは参考です。



10. 感想、及び、よなしごと（ただ思うことを羅列・・・）

1) SP-600-J22(本機)の局発周波数変動特性を取りました。 夜間電源 offして朝から夕方迄値を記録しました。 ほかの事をしたり、時々忘れてたりしながらでした。

温度も一緒に記録すれば良かったのですが、良い温度計がありませんでした。

このデータはどのように評価すればよいのか分かりません。

他のこの手の機械、例えば SX-73、HRO60、BC-779 などはどうなんでしょう。

昔の機械の実力はどの程度だったのでしょうか。（誰もこんな測定なんかしないかな？）

2) バンド内の高いほうと低いほうでは随分特性が変わります。 低いほうでは温度補償がある程度効いて一時周波数が上がります。 第一局発可変のジェネカバで、バンド内うまく温度補償するのは大変でしょう。 良くやったというべきだと思います。

筐体が大きく、熱容量がおおきいのでじわじわといつまでも動いてゆきます。 まあ頻りに電源を on/off するような使い方は、プロは普通はしないので良いのかもしれませんが。

3) これで真空管を変えたり、季節が変われば状態がまた変わると思われます。

4) 他の機械(同じ機種を含めて)に接続するには調整箇所が多くて、作って繋いだら動作するという様なものではないようなアダプタになってしまいました。

もっとも調整が多いといっても理屈をふまえて考えれば、難しいものではないと思いますが。

5) 実は次のようなフルデジタルコントロールのAFC? も考えました。

SP-600-JXタイプのように固定水晶発振器(XTO)が付く機種もあるので、この切り替えを利用して

- ①ダイヤルでの受信時は局発の発振周波数をFカウンタで測定している。
- ②ロックをかけたい周波数の時にロックSWを押すと、その周波数がDDSに設定される。
- ③その後DDSの信号をMixerに入力できるように信号を切り替える。（場合によっては、切替のノイズが発生するかも？ このあたりは一考を要す）
- ④XTO の電源、信号の切替は、最近の光MOSスイッチかリレーを使えば良い。
- ⑤DDS出力として比較的大きな振幅が必要とされるが、広帯域アンプは容易に作れるので、RFトランスと組み合わせれば可能である。

DDSに周波数オフセットなどを加える機能などを付ければ、ある程度の周波数変更なども可能。

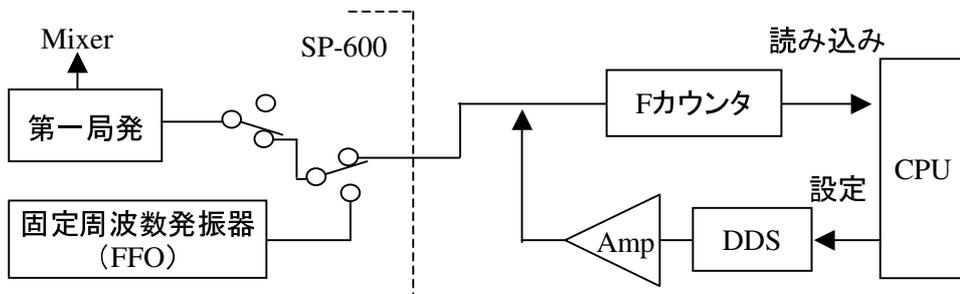
周波数も水晶発振と同程度の精度になる。

DDS のC/N、スプリアスなどもありますが、本機では局発用の発振LCを通るのでそれがフィルタの役をしますので、離れたスプリアスは減衰されます。 最近のDDSではC/N はよろしいでしょう。

実際に行ってもループが無いので問題は少ないと思われます。 予想されるロックした瞬間の切替ノイズを除けば、性能面では最良の方法だと思います。

ただ、今回はあまりに面白みが無いようで、VaricapによるAFCにしました。

そしてちょっと苦労しました。



- 6)こんなに簡単にAFCが実現できたり、CPUが使えたりということを見ると、技術の進歩を感じます。数100円で買えるCPUにしても、能動素子(FET)が何十万というような数が組み込んであるので、この程度の動作を行えるということでしょうか。まさに技術の進歩でしょう。感謝なくっちゃ。
- 7)大変だったのは、周波数の変動に対するDACの周波数変化(出力電圧)をどの程度にするかでした。周波数変化を大きくすると不安定になるし、小さくするとロックに時間がかかる。というわけで実験的に決めました。現在ロック時間が長くて、一度ダイヤルを触るとで10~30秒くらいかかります。最良とは言いがたいのですが、いちど受信周波数を決めたら同調を取り直すことはほとんどないので良しとしました。長期ドリフトキャンセラーというところでしょうか。応答を早くする方策として、
- ・周波数が大きく変化した時には、ゲート時間を短くしてある程度の所までは早く収束させる。
 - ・同様にゲート時間は変えずに周波数変化の値を変える。
 - ・バンドごとに周波数変化の値を変えて最適化を図る。バンド内もバンド両端の値から計算する。
- など考えられますが、つきだすときりがないのでまたの機会にします。
- 8)ロックモニタのメータは非常に役立ちます。針があんまり左に寄ってきたらちょっとダイヤルに触って周波数を補正してやればよい。ただしロックが外れるまでダイヤルをまわしてしまうと後が少し億劫。ロックに時間がかかるので、すぐにはどこが正しいポイントが分らなくなります。そうしたら一度ロックをはずしてもう一度同調しなおすのがいちばん。
- 9)デジタル表示が付くと、どうしてもぴったりとした、切の良い周波数に同調したくなります。ジェネカバなのでダイヤルに対する周波数の変化が大きいので、数字を合わせるが大変です。28MHzあたりになると本当に微妙なダイヤル操作が要求されます。近くの周波数に来たら値を丸め込む機能があると便利です。一部のAFCにはこの機能が付けてあって便利に使えるようです。プログラムで簡単にできます。今はプログラム領域不足でこの機能はありません。
- 10)DACのPCM56というICですが、当初バーブラウン(BB)という会社が発売していましたが、いつの間にかTIがバーブラウンのメーカー名で販売しています。少なくとも30年以上前ですがバーブラウンはアナログの特殊なICを開発、販売していて、DAC、VFコンバータ、ADC、高精度OPアンプなど優秀な半導体がありました。アナログデバイセズのアナログICと同じ様なイメージでした。アナログデバイセズは好調の様ですが、なぜかBBは身売りするようなこととなりました。PCM56は少し前までオーディオ屋さんが使うことがあったようです。BBのICです。おもしろいパッケージもあるものですね。上の2つはセラミックパッケージです。



11) 1966年～1975年頃でしたがアメリカの軍用のラジオを使っていた事がありました。

RBC-5というラジオで設計は1940年頃で、軍艦に載っていたものらしいです。 まあ見事な作りで金に糸目を付けないという感じで、重い、堅固力づく、良質の部品を使用していました。

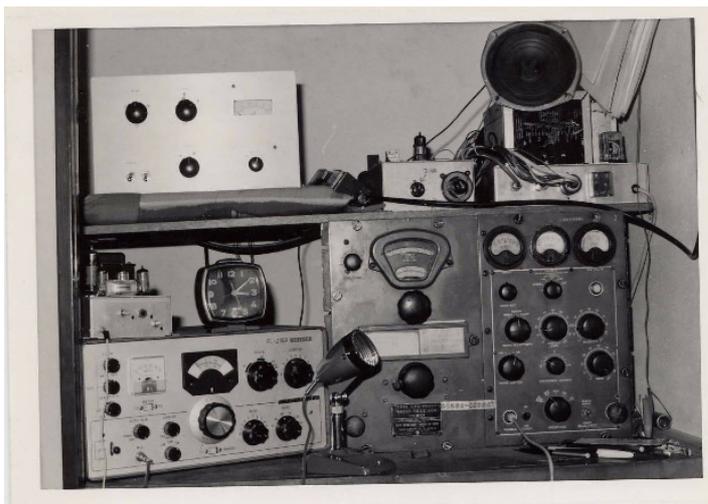
SP-600と同様第一局発可変のセミオールウェーブ機(4MHz～27MHz)にもかかわらず、SSBで運用しても電源on後20分も経過すると、その後は周波数変動はほとんど感じない位でした。(7MHz)

SP-600と比べると、SP-600は回路的に優れているが、機械的強度、安定度はRBC-5という感じでした。ハイバンドのコイルなどはスチロールボビンに2mmφ位？の線がギリギリと巻いてあり、100Wくらいのハンダこてを使わないと半田も溶けないような構造でした。(内部の写真撮っておけばよかった。残念)それに比べるとSP-600のコイルやターレット構造などは、それなりに良いのですがずっと華奢です。

RBC-5の写真です。(1971,2年頃??)

一時多く市場に放出されたためお持ちのOMもいらっしゃるはず。

14MHz以上はクリコン(この単語も最近では聞かない)を付けていました。



12) プログラムはAVR用ベーシック(BASCOM-AVR) 無償バージョンを使用しました。プログラムメモリの容量制限があって4k-byteです。LEDを点滅させたり、音を出したりするのでは十分な容量ですが、ちょっとまとまった仕事をさせるとなると不足です。特に表示などに凝りだすとすぐに限界が来ます。今回4kぎりぎり(残り100byte!)最低の機能です。コメントやメモ、空行を含めて350行強程度です。プログラムメモリ自体は32k-byteあるのでもっといろいろな機能を付けたいのですが、そのためには正式版を購入しないとイケません。正式版で今の8倍の容量だと結構な仕事ができます。この手のコンパイラとしては比較的安価です。(現時点で¥10k-前後くらい)どうしようか考えています。以前からタダのCコンパイラがあって乗り換えようかとも思ったのですが、どうもベーシックの居心地が良いので困っています。(なんとなくモヤっとした感じで、そこが好きです)

13) もしプログラムの領域が大きくなったら、さしあたってこんな追加を実施したい。

- ・100Hz、10Hzあたりの切の良い周波数に引き込む。
- ・ロック時間の短縮。
- ・ロックはずれの警告(可変範囲の9割くらいになったら、何か表示する)
- ・ハードを含めたデバッグ、調整のプログラムの追加。

14) BASCOM-AVRを使用中に、プログラムはほとんど変更が無いのにCPUの動作が変わってしまうことがありました。全く動作しないという事ではなく、そこそこ動くのですが意図したとおりではありません。この不具合が発生すると書き込み直してもコンパイルをしなおしてもだめです。発生する条件も定かではありません。 試行錯誤して、いちどプログラム(XX.bas)を閉じてから、もういちどロードしてコンパイルすると、思ったとおり動作しました。この不具合が私の環境によるものか、ソフトのバグか私の操作ミスか、たまたまなおったのか、原因もまたこの処理が正しいのかも分かりません。プログラムをロードしなおさないで何回も修正、コンパイルを繰り返していると発生する感じがします。こういう不具合は困ります。コンパイラを信頼できなくなります。

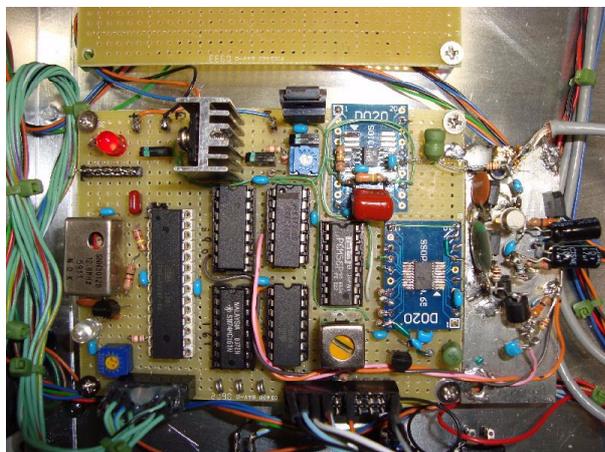
11. 写真 (SSBアダプタの稿と重複するものも、幾枚かあります)



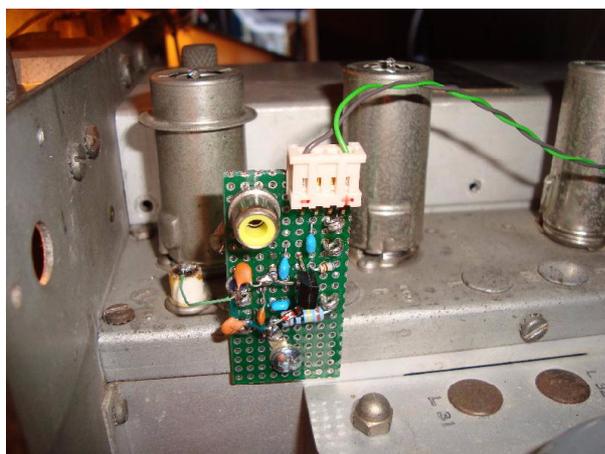
- ・SSBアダプタと同じ筐体に入れました。
- ・SP-600の上に置いてあります。
- ・相変わらず、パネルにレタリングなどは無く、また、色塗装もありません。
- ・直線がゆがんでいるのは、デジカメが古いためです。以下同様です。



- ・全体の様子です。シャーシは300*200*50 (mm)です。前面パネルのメータの部分が切れてしまいました。
- ・左手前 : Fカウンタ/AFC/コントロールボード。
- ・右手前 : SSBアダプタ(IFフィルタ、AVC、SSB検波)。BFOはコントロールボードにあります。
- ・左奥 : メータのFS/Zero調整のVRのボード。どうしても他のボードに入りませんでした。
- ・右奥 : 電源部。
- ・SP-600との接続は25pinのD-SUBコネクタ1個のみ。(リアパネル)



- ・Fカウンタ/AFC/コントロールボードです。
- ・ボードは秋月電子のジャンメ基板で実配。
- ・AVR、Fカウンタ、16bitDAC、Op-amp、DDS(BFO用)、DDSバッファ、Fカウンタ入力アンプ、などが組み込んであります。
- ・SOP(AD711)とSSOP(AD9834)は変換基板に載せた。
- ・AVRは左側の長いムカデ。



- ・本体とのインターフェイス。(SP-600の内部)
- ・RCAジャックの左下の白い端子が接続部。
- ・Fカウンタ入力バッファとVaricapの付いた基板。
- ・端子と基板は細いミドリ色のラッピング線で接続。
- ・接続用RCAプラグは抜いてあります。
- ・ツバの付いたシールドケースの真空管が第一局発。
- ・本機には固定周波数発振器はありません。従って切替SWもありません。

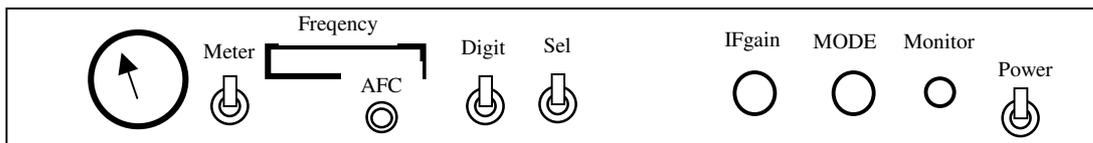


- ・メータがオリジナルの電圧表示のままです。
そのうち・・・？
- ・メータはSWで切り替えて S と AFC 時DAC の出力電圧 を表示。
- ・周波数表示用のLCDはちょっと小さいですね。
- ・LCDの下の赤いボタンがロックon/off スイッチです。



- ・実験中～～
- ・こんなお粗末です。
- ・プログラム用のパソコンと受信機が数m離れているので、可搬型でないと書き込みができない。ケーブルを伸ばしたら、書き込み器が誤動作。それで段ボールに付けて行ったり来たりです。
- ・ノートパソコンでもあればいいんですが・・・
- ・左の基板はSSB検波アダプタで、メカフィルプロダクト検波、AGCなどが組んであります。(別稿があります)

パネルレイアウト



メータ	
Meter	SメータとAFC電圧の表示切替
Frequency	受信周波数／ロック周波数 表示
AFC	AFC on/off
Sel	選択度切替(filter on/off)
Digit	AFC使用時の周波数の桁のまるめ (1k/100/off) この機能現在無し、SWのみ
IF gain ※	IFゲイン
MODE ※	AM-LSB-USB-CW切替
Monitor ※	送信時モニタレベル

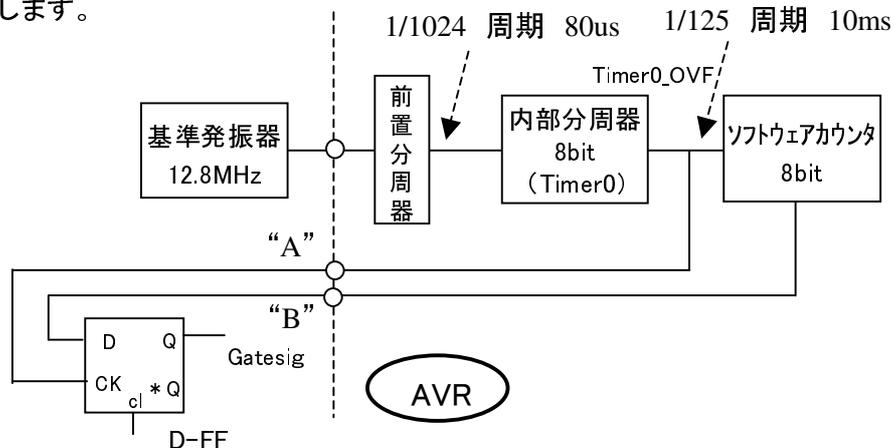
※SSB検波アダプタに使用。 別稿を参照のこと。

付 1 Fカウンタ内容

基本になるFカウンタの内容です。

付1.1 タイムベース(ゲート信号)の発生

ブロック図を再掲します。



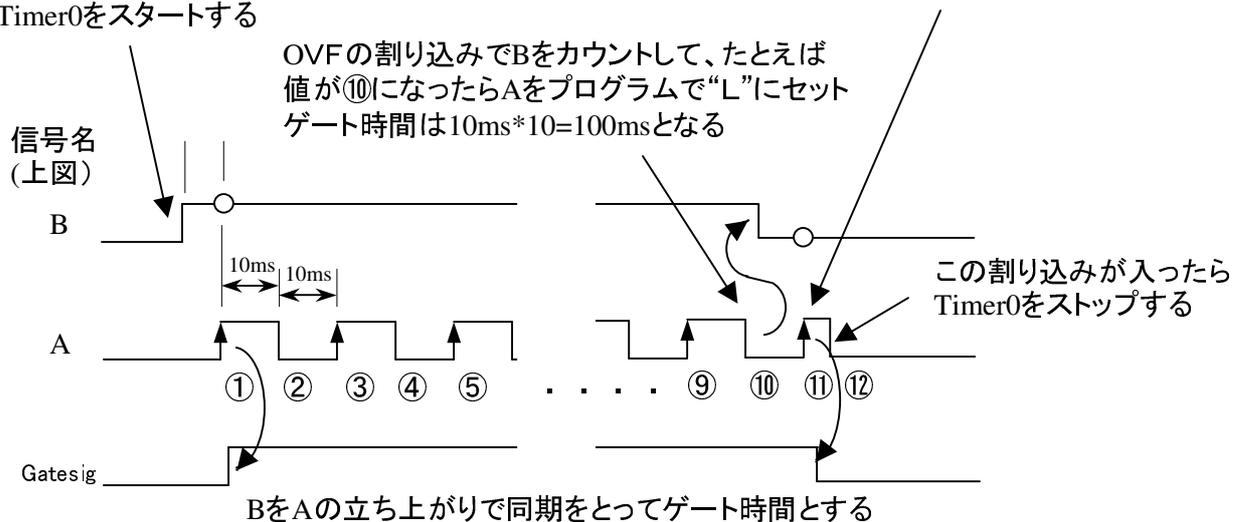
Timer0 の前置分周器には $1/1024$ を設定します。Timer0 の入力は $12.8\text{MHz}/1024=12.5\text{kHz}$ です。Timer0 にtoggleモードを設定し、比較レジスタ(OCRA0)に124を設定すると $1/125$ の分周器として動作し、OVF (Timer0 のオーバーフロー)は10ms で反転します。

Timer0 にスタート前に値を設定しておく、スタートしたときに設定値からOVFが発生するまでに時間のずれが得られます。これはプログラムと実際のカウンタのOVFとの余裕を作って、且つロスの時間を減らすためです。

終了時も同様にTimer0 に値を設定します。

このエッジでゲートは終了する
ただし“A”は“H”なので“L”に戻す必要がある
OCRA0の値を小さく設定しなおしてすぐ“L”になるようにすれば時間効率が良くなる

スタート時に“B”をプログラムで“Hi”にセットしてから
Timer0をスタートする



“B”はプログラムでセット/リセットされるので、精度は良くない。“A”は水晶発振器の精度の信号。(正確にはCPUの内部でジッタが発生する可能性があるが、この程度のシステムでは問題ない)

Gatesigは“A”と同期を取っているのほぼ水晶発振器の精度で動作していると考えてよい。

付 1.2 メインカウンタ

このようにして作ったゲート信号で、入力信号をゲートします。
メインカウンタは外部カウンタ(4bit)+Timer1(16bit)+ソフトカウンタ(8bit)で構成します。
トータルで28bitで、数値としては268,435,455までカウント可能です。

ゲートを閉じたときに外部カウンタにはデータが残っていますが、

- ・ 読み取りパルスをCPUからTimer1の数値が増えるまで発生する。すなわち外部カウンタからキャリーが上がるまで発生する。この時発生したパルス数をカウントしておく。
- ・ 送ったパルス数から演算して、外部カウンタに残っていた値を知る。

ということで算出します。

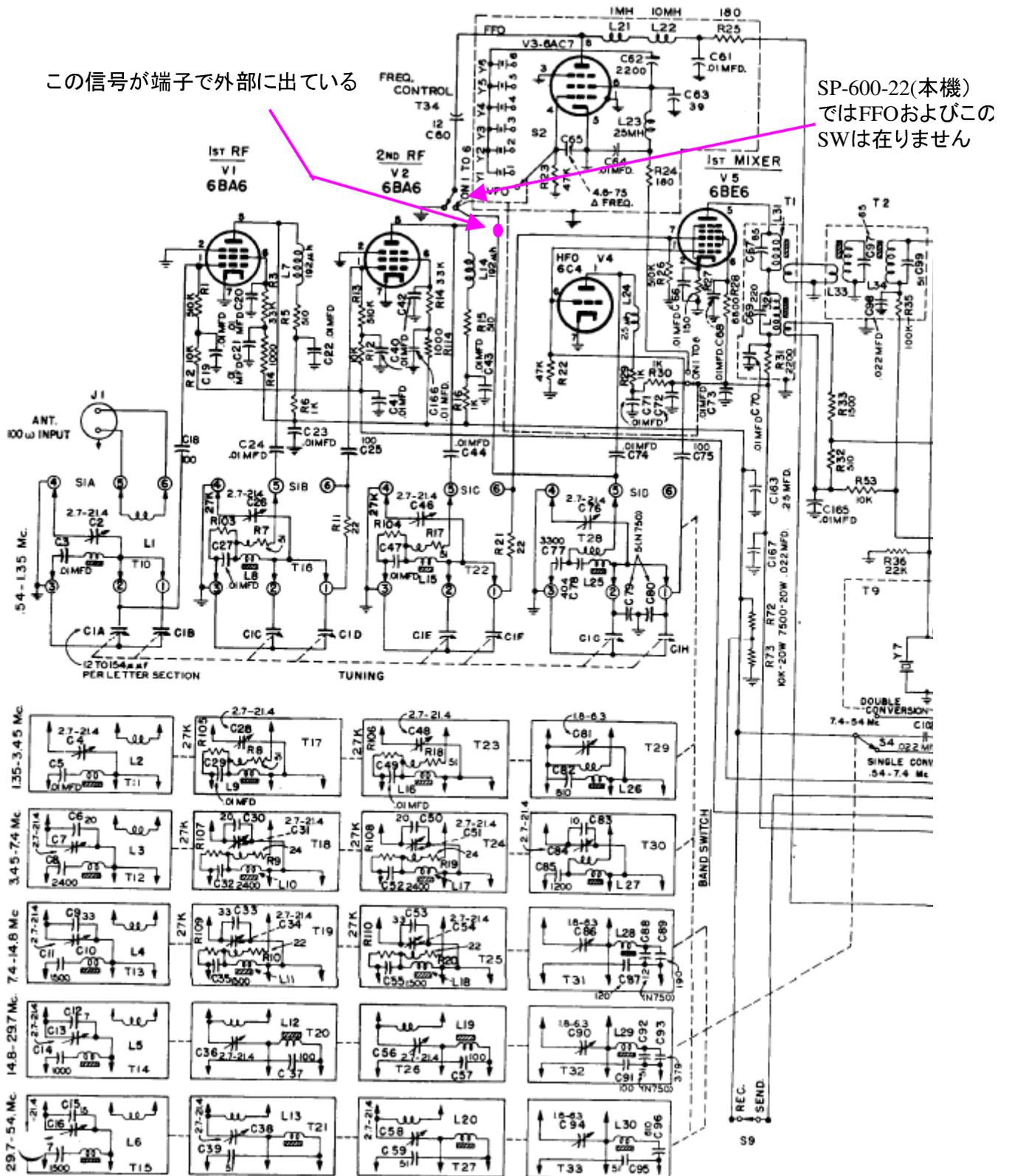
なお外部カウンタは74HC161では45MHz位まででした。74AC161ではもっと高域は延びるはずですが実験していません。

また、Timer1のオーバーフロー(OVF)をインタラプトで係数して、ソフトカウンタとします。

付 1.3 入力アンプ

以前の拙稿で作ったアンプの回路をそのまま使用しています。
ゲインはおよそ 27dB、-3dBの帯域は 50MHzです。

付 2. SP-600 RF部回路図

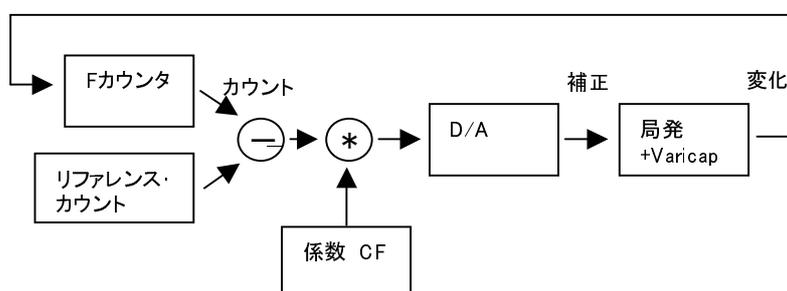


付3. シミュレーション

シミュレーションといっても今回のAFCの内容を正しく記述しているわけではありませんが、動作イメージということでExcelで遊んでみました。

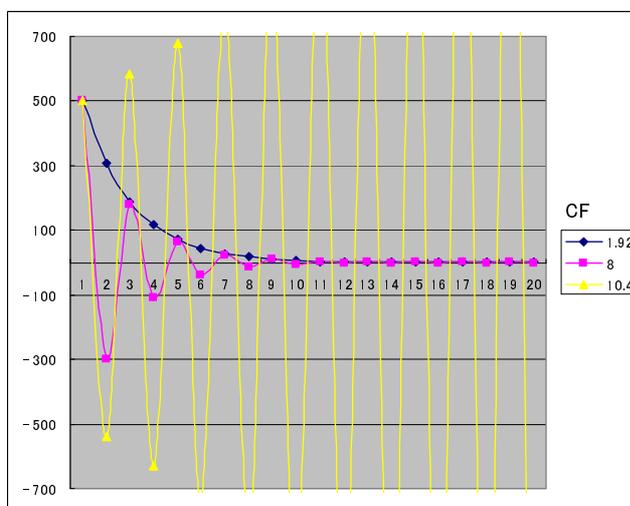
図のようなループで局発が500Hz変化したときに、ステップごとにどの様に補正して行くかを見ました。

- ①例えばバリコンなどをまわすと発振周波数が変化します。
- ②Fカウンタがカウントします。(カウント値。200msゲートなので500Hzだと100カウントになる。)
- ③これに係数(CF:ゲインですね)を乗算したデジタル値をDACによってアナログ値になおしてVaricapに印加します。Varicapは周波数を補正する方向に動作します。
補正値はDACの出力電圧を等価的な周波数値に変換してあります。
- ④これを繰り返す。



CF = 1.92

	ずれ (Hz)	カウント	補正 (Hz)
1	500	100	192
2	308	62	118
3	190	38	73
4	117	23	45
5	72	14	28
6	44	9	17
7	27	5	10
8	17	3	6
9	10	2	4
10	6	1	2
11	4	1	2
12	2	0	1
13	1	0	1
14	1	0	0
15	1	0	0
16	0	0	0
17	0	0	0
18	0	0	0
19	0	0	0
20	0	0	0



結果は当たり前といえばその通りです。自動制御の本に出て来る基本です。係数(CF)を変えて様子を見るとグラフのようになりました。(リストはCF=1.92の時のみ表示) 値によって素直に収束したり、振動しながら収束したり、発散することが見て取れます。この結果からCFは系の特性を決める重要なファクタになることが分ります。

擾乱などがあつた時にDACの出力をモニタしていると、収束状態が分ります。上記のCF=1.92のように一方的に収束するのは良いですが、CF=8のように0を横切つて行き来するようですと少し不安定だと判断できます。あまり収束が遅いようだと、まだ検討の余地があるなどとも考えられます。

以上